

공개번호 96-9774 1/2

## ⑨대한민국특허청(KR)

## ⑩공개특허공보(A)

⑪Int. Cl.  
H 04 Q 1/30

제 1782 호

⑫공개일자 1996. 3. 22

⑬공개번호 96- 9774

⑭출원일자 1994. 8. 6

⑮출원번호 94-19402

심사청구 : 없음

⑯발명자 오환규 서울특별시 송파구 가락동 27-9

⑰출원인 삼성전자 주식회사 대표이사 김광호

경기도 수원시 팔달구 매판동 416번지 (우 : 440-370)

⑲代理人 변리사 이건주

(전 2면)

## ⑳전전자 교환기의 클럭 풀트 검출회로

## ㉑요약

1. 청구범위에 기재된 발명이 속한 기술분야: 전전자 교환기의 클럭 풀트 검출기술이다.
  2. 발명이 해결하고 하는 기술적 과제: 고진색화가 용이한 클럭 풀트 검출회로를 제공함에 있다.
  3. 발명의 해결방법의 요지: 발명의 회로는 차례로 연결된 다수의 저연소자를 포함하며, 입력클럭이 제1레벨로서 미리 설정된 클럭구간동안 인가될시 제1풀트 신호를 제공하는 제1검출부와; 차례로 연결된 다수의 저연소자를 포함하여, 상기 입력클럭이 상기 제1레벨과 반대인 제2레벨로서 상기 바리 설정된 클럭 구간동안 인가될시 제2풀트신호를 제공하는 제2검출부와; 상기 제1, 2검출부의 제1, 2풀트신호를 게이팅하여 클럭 풀트신호를 발생하는 신호 발생부를 포함한다. 여기서, 상기 제1, 2검출부는 D 타입 플립플롭 회로들로 구성되어 있으며, 상기 바리 설정된 클럭 구간은 상기 입력클럭을 소정 분주한 클럭으로서 사용하는 기준 클럭의 정수배 구간에 대응된다.
  4. 발명의 중요한 용도: 교환 시스템의 클럭 감시용에 사용된다.
- ※선택도: (제2도)

## 특허청구의 범위

1. 전자식 교환기에서 입력 클럭의 플트를 검출하기 위한 회로에 있어서 : 차례로 연결된 다수의 지연소자를 포함하여, 상기 입력클럭이 제1레벨로서 미리 설정된 클럭구간동안 인가될시 제1폴트 신호를 제공하는 제1검출부와; 차례로 연결된 다수의 지연소자를 포함하여, 상기 입력클럭이 상기 제1레벨과 반대인 제2레벨로서 상기 미리 설정된 클럭 구간동안 인가될시 제2폴트신호를 제공하는 제2검출부와; 상기 제1, 2검출부의 제1, 2폴트신호를 게이팅하여 클럭 플트신호를 발생하는 신호 발생부를 포함하는 것을 특징으로 하는 회로.
  2. 제1항에 있어서, 상기 지연소자는 D 타입 클립플롭으로 구성됨을 특징으로 하는 회로.
  3. 제2항에 있어서, 상기 미리 설정된 클럭 구간은 상기 입력클럭을 소성 복수한 클럭으로서 사용하는 기준 클럭의 경우에 구간에 대응하는 것을 특징으로 하는 회로.
  4. 제1항에 있어서, 상기 신호 발생부는 상기 제1, 2폴트신호를 오아 게이팅하는 오아 게이트로 구성됨을 특징으로 하는 회로.
  5. 전자식 교환기에서 입력 클럭의 플트상태를 검출하기 위한 디지털 회로에 있어서 : 차례로 연결된 다수의 물리클럭 소자를 포함하여, 상기 입력클럭이 하이레벨로서 미리 설정된 클럭구간동안 인가될시 제1폴트 신호를 제공하는 제1검출 수단과; 차례로 연결된 다수의 물리클럭 소자를 포함하여, 상기 입력클럭이 로우레벨로서 상기 미리 설정된 클럭 구간동안 인가될시 제2폴트신호를 제공하는 제2검출 수단과; 상기 제1, 2검출 수단의 제1, 2폴트신호를 논비합하여 클럭 플트신호를 발생하는 플트신호 발생 수단을 기점을 특징으로 하는 회로.
- ※ 참고사항 : 최초출원 내용에 의하여 공개하는 것인.

## 도면의 간단한 설명

제2도는 본 발명의 클럭 플트 검출 회로도이다.

